

UNIVERSIDAD NACIONAL DE ASUNCIÓN
FACULTAD POLITÉCNICA
INGENIERÍA EN ELECTRÓNICA
ENFASIS EN TELEPROCESAMIENTO DE INFORMACION
PLAN 2008
PROGRAMA DE ESTUDIOS

Resolución N° 17/19/06-00 Acta N° 1007/11/09/2017 - ANEXO 03

I. - IDENTIFICACIÓN

1.	Asignatura	: Electrónica Digital II
2.	Semestre	: Sexto
3.	Horas semanales	: 8 horas
3.1.	Clases teóricas	: 3 horas
3.2.	Clases laboratorio	: 3 horas
3.3.	Clases prácticas	: 2 horas
4.	Total real de horas disponibles	: 128 horas
4.1.	Clases teóricas	: 48 horas
4.2.	Clases laboratorio	: 48 horas
4.3.	Clases prácticas	: 32 horas

II. - JUSTIFICACIÓN

Esta asignatura está diseñada sobre los conocimientos adquiridos en Electrónica Digital I (se complementa), se integran todos los elementos de una computadora digital, realizando un análisis del funcionamiento y operación del hardware como ser los dispositivos de Entradas/Salidas, los dispositivos de almacenamientos, bus de datos, la unidad de control y la unidad Aritmético-Lógico (Sumadores, Restadores, Multiplicadores y Divisores). Se utilizan como una herramienta de descripción de diseño de hardware, el Lenguaje de Programación de Hardware (AHPL) y Máquinas de Estado Algorítmica (ASM), que ayudará a facilitar la implementación de la unidad de control.

Esta asignatura dará a los estudiantes conocimientos muy sólidos en hardware de un computador digital, se analizarán el funcionamiento de los distintos microprocesadores y microcontroladores existentes en el mercado, así como su programación en lenguaje de máquina.

III. - OBJETIVOS

1. Adquirir conocimientos sobre la arquitectura funcional de un computador digital.
2. Describir la función y operación de un computador digital.
3. Diseñar la unidad de control utilizando el lenguaje AHPL y ASM.
4. Comprender la función operacional de los diferentes tipos de buses y sus señales.
5. Describir la teoría de operación y las limitaciones del circuito para varios tipos de convertidores digital – analógicos (DACs).
6. Determinar la capacidad de un dispositivo de memoria a partir de sus entradas y salidas.
7. Identificar los pasos que ocurren cuando la CPU lee desde la memoria o en ésta.
8. Distinguir entre los diferentes tipos de memorias y algunas aplicaciones comunes.
9. Implementar distintos montajes prácticos pasando todas las etapas de un diseño real.
10. Motivar a los alumnos en la creación de diseños de circuitos digitales de automatización con aplicación industrial.

IV. - PRE - REQUISITO

1. Electrónica Digital I.

V. - CONTENIDO

5.1. Unidades programáticas

1. Organización básica de una Computadora Digital.
2. Interfases de entrada/salida.
3. Bus de datos.
4. Dispositivos de almacenamiento.
5. Máquinas de Estado Algorítmico (ASM).
6. Introducción al Lenguaje de Programación de Hardware (AHPL).
7. Laboratorio

5.2. Desarrollo de las unidades programáticas

1. Organización básica de una Computadora Digital.
 - 1.1. Introducción al Lenguaje de Programación de Hardware (AHPL).
 - 1.1.1. Evolución del computador.
 - 1.1.2. Partes de un computador digital básico.
 - 1.1.3. Una arquitectura con un procesador de n bits.
2. Interfases de entrada/salida.
 - 2.1. Red de resistores variables.

- 2.2. Escalera binaria.
- 2.3. Breve estudio sobre Amplificadores Operacionales.
- 2.4. Convertidor D/A.
- 2.5. Precisión y resolución D/A.
- 2.6. Convertidor A/D – conversión simultánea.
- 2.7. Método de convertidor A/D contador.
- 2.8. Conversión A/D continua.
- 2.9. Técnica de A/D.
- 2.10. Conversión A/D de doble rampa.
- 2.11. Precisión y resolución A/D.
3. Bus de datos.
 - 3.1. Interconexión de las diferentes unidades de la CPU por medio del Bus de Datos.
 - 3.2. Registro de tres estados.
 - 3.3. Operación del Bus de Datos. Operación de transferencia de datos
 - 3.4. Arquitecturas de un bus. Señales de bus. Diagrama simplificado de sincronización de buses. Expansión del bus.
 - 3.5. Bus bidireccional.
 - 3.6. Desarrollo de un diseño.
4. Dispositivos de almacenamiento.
 - 4.1. Arquitectura de la ROM. Sincronización de la ROM. Tipos de ROM. Memoria instantánea. Aplicaciones de la ROM.
 - 4.2. PROM. con fusible y con destrucción de unión. Esquema matricial. Arquitectura y diagramas de tiempo.
 - 4.3. EPROM. EEPROM. Esquema matricial. Arquitectura y diagramas de tiempo.
 - 4.4. RAM. Modo de acceso, escritura y lectura de datos. Esquema matricial. Arquitectura y diagramas de tiempo.
 - 4.4.1. RAM estática (SRAM).
 - 4.4.2. RAM dinámica (DRAM). Regeneración de la memoria. Tecnología DRAM.
 - 4.5. Diseño de memorias utilizando elementos semiconductores (diodos, transistores, etc.), fusibles y Flip – Flop.
 - 4.6. Conexiones entre la CPU y la memoria. Expansión del tamaño de la palabra y la capacidad. Funciones especiales de la memoria.
5. Máquinas de Estado Algorítmico (ASM).
 - 5.1. Interacción entre la Unidad de Control con el Procesador de Datos (ALU), Unidad de Entrada/Salida, Buses y Unidades de Memoria de un Computador Digital.
 - 5.2. Utilización del diagrama ASM para el diseño de la Unidad de Control.
 - 5.3. Consideraciones de temporizado. Tabla de estado de la Unidad de Control.
 - 5.4. Implementación del control. Diseño de la unidad de control utilizando flip-flops JK. Diseño de la unidad de control utilizando flip-flops D y decodificador. Diseño de la unidad de control utilizando el método de un flip-flop por estado.
 - 5.5. Diseño con multiplexadores. Implementación de la unidad de control con multiplexadores y decodificador.
6. Introducción al Lenguaje de Programación de Hardware (AHPL).
 - 6.1. Convenciones de operandos.
 - 6.2. Operadores AHPL..
 - 6.3. Módulos AHPL..
 - 6.4. Declaraciones AHPL..
 - 6.5. Transferencia de registros.
 - 6.6. Establecimiento del bus.
 - 6.7. Establecimiento del bus entre sistemas.
 - 6.8. Secuenciación de control.
 - 6.9. Realización electrónica de la unidad de control.
 - 6.10. La transferencia condicional.
 - 6.11. Descripciones de unidades lógicas combinatorias.
 - 6.12. Manejo de arreglos de memoria en el AHPL..

7. LABORATORIOS

Para el desarrollo de las experiencias el estudiante utilizará los módulos de entrenamientos existentes en el laboratorio de Electrónica Digital.

Los estudiantes tendrán prácticas de montaje de los circuitos digitales sobre protoboard y en circuitos impresos. Estará bajo la supervisión del profesor de laboratorio las siguientes tareas:

1. La grabación de la RAM, EPROM, EEPROM y PROM.
2. Montaje de los conversores A/D y D/A.
3. Montaje del display LCD.
4. Montaje del teclado matricial.

VI. - ESTRATEGIAS METODOLÓGICAS

1. Utilización de diversas técnicas para exposición de la teoría..
2. Demostración.
3. Experimentación.
4. Prácticas de laboratorio.
5. Explicación de experimentos.

VII. - MEDIOS AUXILIARES

1. Pizarra y pinceles, borrador.
2. Equipo multimedia.
3. Computadora Personal.
4. Equipos e instrumentos de laboratorio.
5. Componentes electrónicos.
6. Software utilitario de entrenamiento (Circuit Marker).

VIII. - EVALUACIÓN

- 1 Requisitos para el examen final:
 - 1.1 Dos pruebas parciales (Promedio $\geq 50\%$).
 - 1.2 Informes de laboratorios (100%).
 - 1.3 Asistencia a las clases de laboratorio (100%).
 - 1.4 Asistencia a las clases teóricas (Asistencias $\geq 70\%$).
 - 1.5 Presentación de trabajo práctico (100 %).
- 2 Examen final:
 - 2.1 El examen final representará el 60 % de la nota final.
 - 2.2 La calificación acumulada para el derecho a examen representará el 40% de la nota final.
- 3 Calificación final:
 - 3.1 La calificación final estará de acuerdo a la escala establecida por el Consejo Directivo de la Facultad de Politécnica.

IX. - BIBLIOGRAFÍA**BÁSICA.**

- Hill, F. J. & Peterson, G. R. Sistemas Digitales "Organización y Diseño del Hardware". Fredrick J. Hill & Gerald R. Peterson. Primera edición, 1993. Editorial Limusa, Grupo Noriega Editores.
- Morris Mano, M. Diseño Digital. M. Morris Mano. Primera edición, 1987. Prentice – Hall.
- Pearson. Sistemas Digitales "Principios y aplicaciones". Octava edición, 2003. Pearson Educación de México, Prentice may.

COMPLEMENTARIA.

- Blanco Flores, F.; Olvera Peralta, S. Electrónica Digital y Micro programable. Fernando Blanco Flores – Santiago Olvera Peralta. Paraninfo.
- D.D. GAJSKI. Principios de Diseño Digital. Ed. Prentice-Hall.
- DESCHAMPS, J. P.; y ANGULO, J.M.. Diseño de Sistemas Digitales. Metodología Moderna. Ed. Paraninfo.
- ECG Manual de reemplazos.
- Henessy, John - Patterson, David A. Arquitectura de Computadoras: un enfoque cuantitativo; Henessy, John - Patterson, David A.; McGraw Hill.
- J.P. HAYES. Introducción al Diseño Lógico Digital. Ed. Addison Wesley.
- Malvino. Donald, A. P. Principios y Aplicaciones Digitales. Albert P. Malvino. Donald.
- Morris Mano, M. Lógica Digital y Diseño de Computadora. M. Morris Mano. Prentice Hall.
- Stallings, W. Organización y Arquitectura de Computadores (4a edición); Stallings, William; Prentice Hall.
- Tocci, R. J. Sistemas Digitales. Principios y Aplicaciones. Ronald J. Tocci.
- Tokheim, R. L. Principios Digitales. Roger L. Tokheim. Mc Graw Hill.

MATERIALES BIBLIOGRÁFICOS DISPONIBLES EN LA BIBLIOTECA DE LA FACULTAD POLITÉCNICA

- Almonacid Puche, G., Casanova Peláez, P., Jiménez Ruiz, A. (1995). Desarrollo y aplicación de sistemas digitales. Madrid : Paraninfo
- Baena Oliva, C., Bellido, M. J., Molina, A. J., Parra, M. (2001). Problemas de circuitos y sistemas digitales. Madrid : McGraw-Hill.
- Balabanian, N., Carlson, B. (2002). Principios de diseño lógico digital. Mexico : Compañía Editorial Continental.
- Floyd, T. L. (2006). Fundamentos de sistemas digitales. (9° ed.). Madrid : Pearson Prentice Hall .
- Lloris Ruiz, A., Prieto Espinosa, A. & Parrilla Roure, L. (2003). Sistemas digitales. Madrid : McGraw-Hill.
- Marcovitz, A. B. (2005). Diseño digital. (2° ed.). México: McGraw-Hill.
- Velasco Ballano, J., Otero Arias, J. (1995). Problemas de sistemas electrónicos digitales, Madrid : Paraninfo.

RECURSOS DISPONIBLES A TRAVÉS DE CICCO

- Luo, F. L., Ye, H., & Rashid, M. H. (2005). Digital Power Electronics and Applications. London: Academic Press.
- Patrick, D. R., Fardo, S. W., & Chandra, V. (2008). Electronic Digital System Fundamentals. Liburn, GA: Fairmont Press.
- Singmin, A. (2000). *Beginning Digital Electronics Through Projects*. Burlington: Newnes.